

(51) Internationale Patentklassifikation ⁶ :

H01L 29/10, 29/24, 29/78

A1

(11) Internationale Veröffentlichungsnummer: **WO 95/24055**

(43) Internationales

Veröffentlichungsdatum:

8. September 1995 (08.09.95)

(21) Internationales Aktenzeichen: PCT/EP95/00679

(22) Internationales Anmeldedatum: 24. Februar 1995 (24.02.95)

(30) Prioritätsdaten:

94103325.0 4. März 1994 (04.03.94) EP

(34) Länder für die die regionale oder internationale Anmeldung eingereicht worden ist:

DE usw.

(71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): MITLEHNER, Heinz [DE/DE]; Danziger Strasse 1A, D-91080 Uttenreuth (DE). STEPHANI, Dietrich [DE/DE]; Hans-Birkmayr-Strasse 5, D-91088 Bubenreuth (DE). TIHANYI, Jenö [DE/DE]; Isarweg 13, D-85551 Kirchheim (DE).

(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

Veröffentlicht

Mit internationalem Recherchenbericht.

(54) Title: SILICON CARBIDE-BASED MIS STRUCTURE WITH HIGH LATCH-UP RESISTANCE

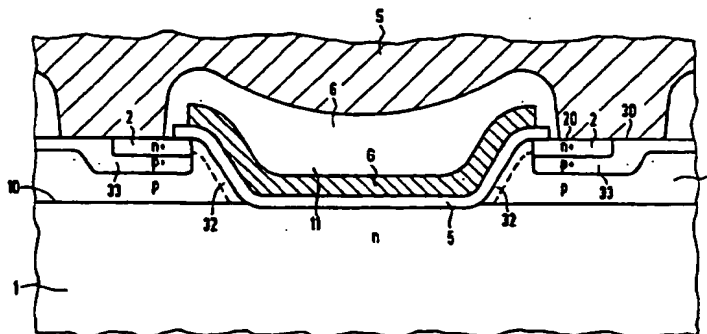
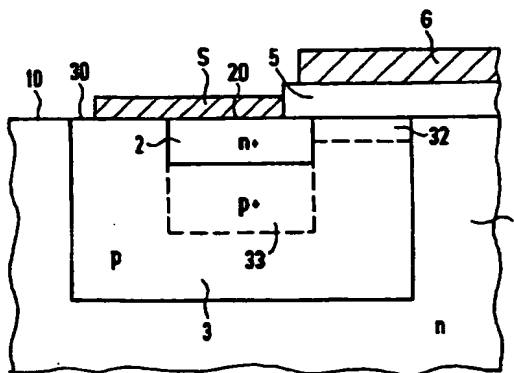
(54) Bezeichnung: MIS-STRUKTUR AUF SILICIUMCARBID-BASIS MIT HOHER LATCH-UP-FESTIGKEIT

(57) Abstract

The MIS structure contains an n-drift region (1), a base region (3) arranged on one surface of the drift region (1), an ion-implanted n⁺ source region (2) in the base region (3), a source electrode (S) short-circuiting the base (3) and source regions (2) and a gate electrode (6) to control the resistance of a channel region (32) of the base region (3) via an insulator region (5). The base region (3) is more highly doped in an ion-implanted p⁺ partial region (33) beneath the entire source region (2) than in the channel region (32).

(57) Zusammenfassung

Dis MIS-Struktur enthält ein n-Driftgebiet (1), ein an einer Oberfläche des Driftgebietes (1) angeordnetes Basisgebiet (3), ein in das Basisgebiet (3) ionenimplantiertes n⁺-Sourcegebiet (2), eine Basisgebiet (3) und Sourcegebiet (2) kurzschließende Sourcelektrode (S) und eine Gatelektrode (6) zum Steuern des Widerstandes eines Kanalgebietes (32) des Basisgebietes (3) über ein Isolatorgebiet (5). In einem ionenimplantierten p⁺-Teilgebiet (33) unterhalb des gesamten Sourcegebietes (2) ist das Basisgebiet (3) höher dotiert als im Kanalgebiet (32).



(11)特許出願公表番号

(43)公表日 平成9年(1997)4月8日

審查請求 有 予備審查請求 有 (全 29 頁)

(71)出願人	シーメンス アクチエンゲゼルシャフト ドイツ連邦共和国 デー-80333 ミュン ヘン ウイツテルスバツヒアーブラツツ 2
(72)発明者	ミットレーナー、ハインツ ドイツ連邦共和国 デー-91080 ウツテ ンロイト ダンチガー シュトラーセ 1 アー
(72)発明者	シュテファニ、デイトリツヒ ドイツ連邦共和国 デー-91088 ブーベ ンロイト ハンスービルクマイラーシュト ラーセ 5
(74)代理人	弁理士 富村 渥

(54) 【発明の名称】 高いラッチアップ耐性を備えた炭化ケイ素ベースのMIS構造

MIS構造はn形のドリフト領域(1)、ドリフト領域(1)の表面に配置されたベース領域(3)、ベース領域(3)にイオン注入されたp⁺形ソース領域(2)、ベース領域(3)とソース領域(2)とを短絡するソース電極(S)、及びベース領域(3)のチャネル領域(32)の抵抗を絶縁体領域(5)を介して制御するゲート電極(G)を有する。ソース領域(2)全体の下側のイオン注入されたp⁺形の部分領域(33)においてベース領域(3)はチャネル領域(32)より高くドーピングされている。

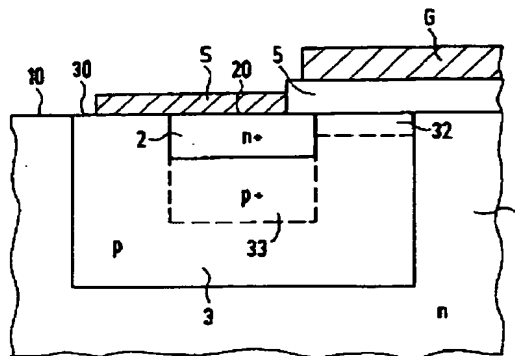


FIG 1

5. ベース領域(3)の部分領域(33)がアルミニウム(A1)でドーブされている請求項1乃至5の1つに記載のMIS構造。

6. 少なくともベース領域(3)のチャネル領域(32)がホウ素(B)でドーブされている請求項1乃至5の1つに記載のMIS構造。

7. ベース領域(3)がドリフト領域(1)に接している接合領域(34)においてチャネル領域(32)より高いキャリア濃度を持っている請求項1乃至6の1つに記載のMIS構造。

8. ベース領域(3)の接合領域(34)がドーパント粒子をベース領域(3)にイオン注入することにより作られている請求項7記載のMIS構造。

9. ベース領域(3)の接合領域(34)がホウ素(B)でドーブされている請求項7又は8記載のMIS構造。

10. ソース領域(2)がドーパント粒子をベース領域(3)にイオン注入することにより作られている請求項1乃至9の1つに記載のMIS構造。

11. ソース領域(2)が窒素(N)でドーブされている請求項1乃至9の1つに記載のMIS構造。

12. ドリフト領域(1)がその表面(10)と反対側の表面において半導体基板(8)に配置されている請求項1乃至11の1つに記載のMIS構造。

13. 半導体基板(8)がドリフト領域(1)より高いキャリア濃度を持っている請求項12記載のMIS構造。

14. 半導体基板(8)がドリフト領域(1)と同一の導電形である請求項12又は13記載のMIS構造。

15. 半導体基板(8)がドリフト領域(1)と異なる導電形である請求項12又は13記載のMIS構造。

16. 半導体基板(8)のドリフト領域(1)の反対側の表面にドレイン電極(D)が配置されている請求項12乃至15の1つに記載のMIS構造。

17. 絶縁体領域(5)が酸化膜で形成されている請求項1乃至16の1つに記載のMIS構造。

18. 絶縁体領域(5)の酸化膜が熱的に作られている請求項17記載のMIS

【発明の詳細な説明】

高いラッチアップ耐性を備えた炭化ケイ素ベースのMIS構造

この発明はMIS構造に関する。

MIS（金属－絶縁体－半導体）構造は一連の重要な半導体デバイスの基礎を成すものである。MIS構造で特徴のあるものは、絶縁体を介して電氣的に絶縁されて半導体の表面に配置されたゲート電極で、これに電界がかけられるとゲート電極の下にある半導体の表面近くの範囲（チャネル）の電気抵抗が制御される。このような構造はそれ故屢々IG（絶縁ゲート）構造とも称される。チャネル領域はこれと異なる導電形にドーパされた半導体の2つの他の領域を接続する。チャネル領域の導電形に相当した極性、即ちn形ドーパの際には負、p形ドーパの際には正の極性を持つゲート電圧は電氣的に導電性の反転層をチャネル領域に生成する。このようなMIS構造のチャネル領域の制御性は印加されるゲート電圧、チャネル領域のドーパント濃度及びまた絶縁体膜の厚さに依存する。一般にMIS構造においてはドリフト領域と呼ばれる第一の半導体領域が設けられ、その表面にベースと呼ばれる第二の半導体領域が拡散（DMOS技術）或いは注入により形成される。このベースにソースと呼ばれる第三の半導体領域が拡散或いは注入により形成される。ソースとドリフト領域とは同一の導電形、通常は正孔に比して電子の方が移動度が高いのでn導電形に選ばれている。ソースは一般にドリフト領域よりも明らかに高くドーパされる。これに対してベースは他の導電形、即ち通常p導電形に選ばれている。ソース領域とドリフト領域とを接続するベースの表面に近い範囲はチャネル領域を形成する。一般にチャネル領域以外の範囲においてベースとソースとはソース電極を介して電氣的に短絡され、即ち同一電位に置かれている。ドリフト領域は一般に例えばエピタキシャル成長により半導体基板に生成されている。

このようなMIS構造は、ドレイン領域或いは単にドレインとも呼ばれる通常高くドーパされたもう一つの半導体領域を設け、これにドレイン電極を接続することにより、MISFET（金属－絶縁体－半導体－電界－効果－トランジスタ）

タキシャル成長により形成されボロンでp導電形にドーブされた第二のSiC層と、それぞれ第二のSiC層に窒素をイオン注入することにより作られる、従ってn導電形にドーブされるソース領域とドレイン領域とを含んでいる。p導電形の第二のSiC層の上にはソースとドレインとの間において酸化膜が、その上にゲート電極が配置されている（日本国特許英文抄録、第15巻、第165号（E-1061）、1991年4月25日、特開平03-034573号）。

公知の縦型SiCトレンチMOSFETは、n導電形の基板の上の第一のn導電形のSiCエピタキシャル層、n導電形のSiC膜の上に配置された第二のp導電形のSiCエピタキシャル層、この第二のp導電形のSiC層の表面にイオン注入されたn導電形のソース領域を含む。n導電形のソース領域と第二のp導電形のSiC層を通して、第一のSiC層の下にまで達する溝（トレンチ）がエッチングで形成されている。この溝は酸化膜で覆われ、その後ゲート電極で埋められている。n導電形の基板のゲートと反対側にはドレイン電極が配置されている。第二のp導電形のSiC層はベース領域として設けられている（日本国特許英文抄録、第17巻、第6号（E-1302）、1993年1月7日、特開平04-239778号）。

同様に構成されたSiCベースの縦型トレンチMOSFETはアメリカ合衆国特許第5170231号明細書により公知である。この公知のSiCトレンチMOSFETにおいては、ベース領域として設けられた第二のSiCエピタキシャル層はエピタキシャル成長の間にアルミニウムでドーブされている。n導電形の基板はSiCからなる。

拡散によりベースを形成し、このベースにソースを拡散により形成するMIS構造は、SiCでの拡散プロセスが不可能或いは可能であったとしても非常に困難であるので、SiCでは実際上実現できない。

MIS構造の設計に際しては相互に影響し合う多数の相異なる技術的及び物理的周辺条件を配慮しなければならない。このような周辺条件は、特にソースとドレインとの間の導通電圧ができるだけ低く調整可能であること、即ち導通時に電流の流れるチャネル領域の抵抗ができるだけ小さいこと、チャネル領域を制御するゲート電極における閾値電圧ができるだけ低く調整可能であること、そして少

頁から公知の縦型シリコン IGBT においてはベースの高くドーピングされた p^+ 形部分領域がソースの一部の下側にしか延びていない。上記 2 つの MOSFET においては p^+ 形の部分領域はイオン注入により作られているが、最後に挙げた IGBT においてはこれに対して拡散により作られている。ベースのチャネル領域の反対側にはソース領域とベースの高ドーピング p^+ 部分領域とがソース電極を介してそれぞれ短絡されている。さらにドイツ連邦共和国特許第 2 7 0 3 8 7 7 号明細書により公知のシリコン MOSFET においてはベース領域がドリフト領域への移行領域において高くドーピングされている。この移行領域はソース領域をウェル状に取り囲み、ある角度でドリフト領域の表面に当接している。

シリコンに形成された縦型 MOSFET (フランス特許出願公開第 2 5 5 9 9 5 8 号明細書、日本国特許英文抄録、第 1 2 巻、第 3 7 5 号 (E-666)、1988 年 10 月 7 日、特開昭 63-122277 号、「パワー半導体デバイス及び IC に関する第 3 回国際シンポジウム議事録」ISPSD'91、195 頁乃至 197 頁) 及び縦型 IGBT (日本国特許英文抄録、第 1 7 巻、第 3 5 6 号 (E-1394)、1993 年 7 月 6 日、特開平 05-055583 号、「パワー半導体デバイス及び IC に関する第 3 回国際シンポジウム議事録」ISPSD'91、211 頁乃至 214 頁) は公知であり、これらにおいては p ベースのボロンのイオン注入により高くドーピングされた p^+ 部分領域がソース領域の全体の下側に延びている。

さらに日本国特許英文抄録、第 1 0 巻、第 1 5 8 号 (E-409)、1986 年 6 月 6 日から同様にシリコンに形成された縦型 MOSFET が公知であり、これにおいては p 形ベース領域が n 形にドーピングされたドリフト領域への接合領域において高くドーピングされている。ベースの高くドーピングされた p^+ 接合領域により MOSFET のブレイクダウン耐圧が高められる。

この発明の課題は、

- (i) 定格運転時の静的及び動的損失電力が小さく、
- (ii) 少なくとも約 200 V から少なくとも約 5000 V までの阻止電圧に適合し、

図2は、 p^+ 形にドーブされ n 形のドリフト領域に接するベース領域の接合領域を備えたMIS構造を、

図3は、三重イオン注入により作られたドーピングプロファイルを、

図4は、ベース領域としてエピタキシャル成長により形成された p 層を備えたMIS構造を、

図5は、MISFET或いはIGBTとして構成されたMIS構造を、

図6は、トレンチMIS構造をそれぞれ概略的に示す。なお、各図においてMIS構造の互いに対応する部分は同一の符号で示されている。

図1においてドリフト領域は1で、ドリフト領域の表面は10で、ソース領域は2で、ソース領域の表面は20で、ベース領域は3で、ベース領域の表面は30で、ベース領域3のチャンネル領域は32で、ベース領域3の部分領域は33で、絶縁体領域は5で、ゲート電極はGで、ソース電極はSで示されている。ドリフト領域1は炭化ケイ素(SiC)からなる n 導電形の半導体領域、好適にはエピタキシャル成長により形成され例えば窒素(N)でドーブされるSiC層である。ベース領域3はその2つの付属する領域、即ちチャンネル領域32と部分領域33と共にSiCからなる p 導電形の半導体領域である。ソース領域2は、好適にはドリフト領域1より高いキャリア濃度(n^+)を備えたSiCからなる n 導電形の半導体領域である。 p 形のベース領域3はドリフト領域1の表面10の中に配置され、好適にはドーパント原子をアクセプタとしてドリフト領域1にイオン注入することによって作られる。 n^+ 形のソース領域2は好適にはドーパント原子をドナーとしてイオン注入することによりベース領域3に作られ、ドリフト領域1からベース領域3によって完全に隔てられている。ベース領域3の表面30に接して配置されたチャンネル領域32の上には、好適にはソース領域2の表面20の一部の上まで延びている絶縁体領域5が配置されている。絶縁体領域5の上にはゲート電極Gがチャンネル領域32の電気抵抗の制御のために設けられている。ソース電極Sは絶縁体領域5で覆われていないソース領域2の自由表面の少なくとも一部の上及びベース領域3が接する表面30の少なくとも自由部分の上に配置されている。それ故ソース電極Sによってソース領域2とベース領域3

け高いエネルギーでベース領域3の表面30に深くイオン注入することにより作られる。接合領域34は適当に選ばれたマスク技術によって、例えばその厚さが可変である傾斜したマスクで、少なくともチャネル領域32から離れたベース領域3側においてベース領域3の表面30にまで達するようにすることもできる。

特に有利な実施例としてMIS構造は順次行われる三重のイオン注入工程により作られる。第一のイオン注入工程ではドリフト領域1の表面10のベース領域3の表面30を規定する部分範囲にベース領域3が作られる。表面10からの深度 t に対するドーピング分布を適当に設定することにより、ベース領域3は、好ましくはその表面30にチャネル領域32として設けられる少なくとも1つの領域に、そのドリフト領域1に対する接合領域34よりも低いドーピングを持つ領域が形成される。次に第二のイオン注入工程においてソース領域2の表面20を規定するベース領域3の表面30の部分範囲に部分領域33が作られる。その場合イオンのドーピング濃度分布及びエネルギーは、部分領域33がチャネル領域32より高くドーピングされるように設定される。最後に、第二のイオン注入工程と同じ表面範囲に、第三のイオン注入工程でソース領域2が表面20に作られる。この第三のイオン注入工程におけるドーピング分布は、ソース領域2が高いドーピング濃度となるのが望ましいので、表面20にその最高値があり、その下側にあるベース領域3の部分領域33に向かって順次低下していくようにされる。第二及び第三のイオン注入工程のドーピング分布は、高くドーピングされたソース領域2が高くドーピングされた部分領域33に直接移行するように相互に調整される。

3つのイオン注入工程の順番は勿論任意に変えることができる。

図3にはこのように3重にイオン注入された、図2の実施例のMIS構造におけるドーピング分布の例を示す。この図は、 1 cm^3 当たりのドーパント原子の数 N とドリフト領域1の表面10から測定した深度 t との関係を、ソース領域2、ベース領域3及びドリフト領域1を通り、表面10、従って表面20に対して垂直な断面に沿って示している。

ドリフト領域1のn形基礎ドーピングは n_1 で示され、深度 t 全体にわたってほぼ

いて決まる。一般にはソース領域2に対するドーブ n_2 の最高値はベース領域3に対する両ドーブ p_1 及び p_2 の最高値より大きく選ばれる。特に接合領域34に対する第一のp形ドーブ p_1 の最高値もベース領域3の部分領域33に対する第二のp形ドーブ p_2 の最高値よりも低く選ばれる。最高ドーブの代表値はn形ドーブ n_2 に対して 10^{18} cm^{-3} と 10^{21} cm^{-3} との間であり、第一のp形ドーブ p_1 に対して 10^{16} cm^{-3} と 10^{18} cm^{-3} との間であり、第二のp形ドーブ p_2 に対して 10^{17} cm^{-3} と 10^{19} cm^{-3} との間である。基礎ドーブ n_1 は一

般に 10^{13} cm^{-3} と $5 \times 10^{16} \text{ cm}^{-3}$ との間に設定される。チャネル領域32の深度 t_{32} は一般に $0.1 \mu\text{m}$ と $1 \mu\text{m}$ との間、ソース領域2の深度 t_2 は一般に $0.5 \mu\text{m}$ 、部分領域33の深度 t_{33} は一般に $0.5 \mu\text{m}$ と $1 \mu\text{m}$ との間、接合領域34の深度 t_{34} は一般に $1 \mu\text{m}$ と $3 \mu\text{m}$ との間である。勿論それより小さい或いは大きい深度も設定可能である。

イオン注入のためのエネルギーは特に 300 keV と 2 MeV との間に設定される。

イオン注入はSiCのドーブには特に適した方法である。なぜならSiCの拡散プロセスは実質的に不可能であるからである。

ベース領域3は他の実施例においてはドリフト領域1にエピタキシャル成長させることもできる。このような実施例は図4に示されている。エピタキシャル成長したベース領域3にイオン注入によりソース領域2及びその下に部分領域33が形成されている。ソース領域2は好ましくは繋がっているが、その内部範囲にはエッチング工程によりベース領域3の部分領域33にまで達するコンタクトホール9が形成されている。好ましくはソース領域2は回転対称のリングとして形成されている。ソース領域2とベース領域3の部分領域33とは、ソース領域2の表面から好ましくはコンタクトホール9全体を通して延びているソース電極Sを介して電氣的に互いに接続されている。ベース領域3の高ドーブの部分領域33はソース電極Sにまで延びているので、MIS構造のこの実施例はベース領域3のバルク抵抗が特に小さく、特に高いラッチアップ耐性を持っている。好ましくはベース領域3はソース領域2の周りにおいて、その表面30がそこで少なく

。このドレイン電極Dとソース電極Sとの間にMISデバイスに対する動作電圧が印加される。動作中ほぼ縦方向にドリフト領域1及び基板8を通して電流が流れるこのような縦型構造は、特に大電流、高電圧のパワーエレクトロニクスにおいて適用するのに適している。

MISFETとして構成されたMIS構造の実施例においては、基板8はドリフト領域1と同一の導電形に、即ちn導電形のドリフト領域1の場合はn導電形に、p導電形のドリフト領域1の場合はp導電形に選ばれている。

これに対してIGBTとして構成されたMIS構造の実施例においては、基板8はドリフト領域1と反対の導電形に、即ちn導電形のドリフト領域1の場合は

p導電形に、p導電形のドリフト領域1の場合はn導電形に選ばれている。この場合IGBTのコレクタとして設けられたドレイン電極Dと、IGBTのエミッタとして設けられたソース電極Sとの間には、このIGBTにおいては、MISFETの場合のような2つだけのpn接合の代わりに3つのpn接合が配置されている。これにより導通時の電流伝送に両方の電荷キャリア、即ち正孔と電子が寄与する（バイポーラデバイス）。

図示されてないが、MIS構造の他の実施例においてはドリフト領域1として半導体基板を用いることができる。ドレイン電極はこの場合、ベース領域とソース領域とを備えたドリフト領域の表面と反対側のドリフト領域の表面に配置される。

ドレイン電極は、さらに別の同様に図示されてないMIS構造の実施例においては、ドリフト領域のソース電極と同一側の表面に配置することもできる。このようにすれば互いに水平方向にずれて配置されたソースとドレインとを備えた横型構造が得られる。

さらにまた有利な実施例においては、ドリフト領域1であれ或いは基板8であれ、ドレイン電極と接触している半導体領域が少なくともこのドレイン電極の下のドレイン領域において高くドーピングされている。このドレイン領域は好ましくは同様に対応のドナー或いはアクセプタ原子をイオン注入することによって作られる。ドレイン領域の導電形を適当に選択することにより横型或いは縦型のMIS

ドーパントとしては原理的には炭化ケイ素 (SiC) に適した全てのアクセプタ或いはドナー材料、例えば p 形ドーブにはホウ素 (B) 或いはアルミニウム (Al)、n 形ドーブには窒素 (N) が挙げられる。

ゲート電極 G 及び絶縁体領域 5 には原理的には現在使われている全ての材料が適用可能である。しかしながら好ましくは絶縁体領域 5 の絶縁体物質として、特に熱酸化或いはまた CVD プロセスによって形成される二酸化シリコン (SiO₂) が選ばれる。

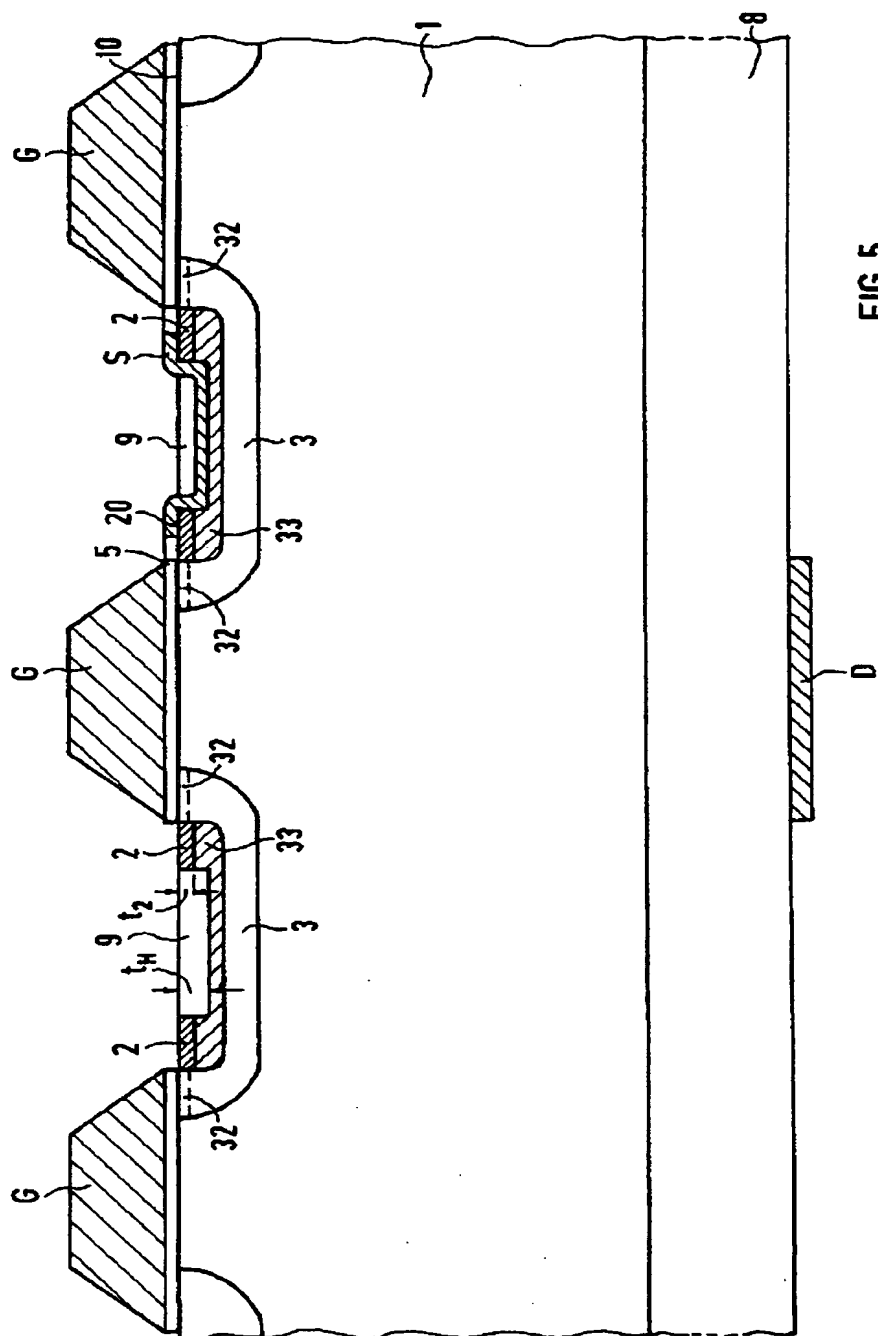
ソース領域 2 の下のベース領域 3 の p⁺ 形の部分領域 33 は特に良好な実施例においてはアルミニウム (Al) でドーブされている。ベース領域 3 の部分領域 33 をアルミニウムでドーブすると、広い温度範囲にわたってソース領域 2 の下のベース領域 3 の水平方向のバルク抵抗が僅少となる。アルミニウムは SiC に

おいてホウ素より平坦なアクセプタレベルを有し、より強くイオン化されている。アルミニウムをアクセプタとすることによりホウ素の場合より約 10 倍高い SiC の導電性が得られる。ベース領域 3 の高ドーブ部分領域 33 がソース電極 S にまで延びている実施例においては、アルミニウムドーブによりベース領域 3 とソース電極 S との間の特に良好な接触が作られる。

ベース領域 3 のチャネル領域 32 は特にホウ素 (B) で p 形にドーブされる。この場合ドーブ濃度は好ましくは部分領域 33 よりも明らかに小さくする。チャネル領域 32 の低ホウ素ドーブにより MIS 構造の低い閾値電圧が得られる。ホウ素をチャネル領域 32 のドーパントとすることにより、ホウ素は絶縁体領域 5 の特に熱的に作られる酸化物に対して化学的に協調性があるので、酸化物と化学的な反応が起きないという特別な利点がある。ベース領域 3 の高ドーブ接合領域 34 を備えた実施例においてはこの接合領域 34 も特にホウ素でドーブされる。SiC 中のホウ素の深いアクセプタレベルは接合領域 34 において阻止時完全にイオン化されて、MIS 構造の高い阻止能力を保証する。

ソース領域 2 は好ましくは窒素 (N) でドーブされる。ソース領域 2 に対する特に大幅に均質で高い窒素ドーブは、 $10^{-4} \Omega \text{cm}^2$ 以下の低いソース接触抵抗を、同時に SiC における低いソースバルク抵抗を可能とする。

【圖 5】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		Intern: d Application No PCT/EP 95/00679
A. CLASSIFICATION OF SUBJECT MATTER IPC 6 H01L29/10 H01L29/24 H01L29/78		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 6 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP,A,0 481 153 (CONSORZIO PER LA RICERCA SULLA MICROELECTRONICA NEL MEZZOGIORNO) 22 April 1992 see the whole document ---	1-4, 10, 12-14, 17, 18
Y	PATENT ABSTRACTS OF JAPAN vol. 17 no. 6 (E-1302), 7 January 1993 & JP,A,04 239778 (FUJI ELECTRIC CO LTD) 27 August 1992, see abstract ---	1-4, 10, 12-14, 17, 18
A	US,A,5 170 231 (FUJII ET AL) 8 December 1992 see column 10, line 40 - column 11, line 43; figure 4 ---	1, 5
-/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search 9 May 1995		Date of mailing of the international search report 17. 05. 95
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentaan 2 NL - 2180 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 631 epo nl, Fax (+31-70) 340-3016		Authorized officer Mimoun, B

INTERNATIONAL SEARCH REPORT

Intern. Application No.
PCT/EP 95/00679

C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP,A,O 296 997 (SGS-THOMSON MICROELECTRONICS S.A.) 28 December 1988 see abstract; figures -----	16

フロントページの続き

(72)発明者 チハ二、イエネ

ドイツ連邦共和国 デー-85551 キルヒ

ハイム イザールヴェーク 13

【要約の続き】

